

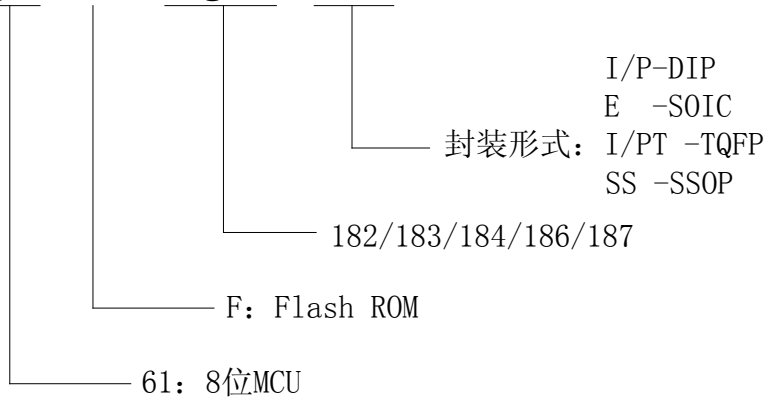
8 位微控制器

C61F182/183/184/186/187 数据手册

产品订购信息

Device	Memory			I/O	10-bit A/D	ECCP /CCP	EUSART	MSSP	CMP	Timers 8/16-bit
	FLASH	SPAM	EEPROM							
C61F182	2K	368	256	24	11	1/1	1	1	2	2/1
C61F183	4K	368	256	24	11	1/1	1	1	2	2/1
C61F184	4K	368	256	35	14	1/1	1	1	2	2/1
C61F186	8K	368	256	24	11	1/1	1	1	2	2/1
C61F187	8K	368	256	35	14	1/1	1	1	2	2/1

C 61 F 18X XX



目录

1	概述.....	5
2	芯片特征.....	5
3	芯片结构和引脚.....	7
3.1	芯片结构框图.....	7
3.2	C61F182/183/186 引脚图.....	8
3.3	C61F184/187 引脚图.....	11
4	存储器.....	15
4.1	程序存储器.....	15
4.2	数据存储器.....	15
5	时钟模块.....	17
6	定时器/计数器.....	17
6.1	T0 模块.....	17
6.2	T1 模块.....	17
6.3	T2 模块.....	17
7	ECCP(增强型捕捉/比较/脉宽调制)模块.....	17
8	CCP2(捕捉/比较/脉宽调制)模块.....	18
9	模拟比较器模块.....	18
10	模/数转换器ADC模块.....	18
11	数据EEPROM模块.....	18
12	增强型同步异步通讯(EUSART)模块.....	18
13	主控同步串行通讯(MSSP)模块.....	19
14	指令系统.....	20
15	CPU特性.....	22
15.1	低功耗休眠IDLE状态.....	22
15.2	中断逻辑.....	22
15.3	复位.....	24
16	DC参数特性.....	25
17	AC参数特性.....	30
17.1	时钟要求.....	30

17.2	ADC交流特性	30
18	芯片封装	32

1 概述

本芯片为哈佛结构的精简指令 CPU。在这种结构中，程序和数据存取的总线是相互独立的。指令字节长度为 16 位，所有指令都是单字节指令，大多数指令能在一个机器周期内执行完成。一共有 49 条指令，效率高，容易进行指令扩展。芯片内集成了多种外设，包括一个 8 位定时器/计数器、一个 16 位定时器/计数器、一个 8 位定时器，两个模拟比较器/参考电压模块、模数转换 ADC 模块、硬件看门狗、低电压检测及低电压复位模块、一个 ECCP(增强型捕捉/比较/脉宽调制)模块、一个基本 CCP(捕捉/比较/脉宽调制)模块、EUSART(增强型异步串行通讯)模块和 MSSP(主控同步串行)模块等。

2 芯片特征

● CPU

具有高性能的 RISC CPU
仅 49 条指令
支持中断处理

● 指令

工作频率为 DC~20MHZ, 一个机器周期为 4 个时钟周期
除部分跳转指令需要两个机器周期外，其他指令都是一个机器周期

● 存储器

支持直接、间接和相对寻址三种方式
2K/4K/8KX16 位 FLASH 程序存储器
368 字节的数据存储器，分为存储体 0、存储体 1、存储体 3、存储体 4 共 4 个存储体组
256X8 位的数据 EEPROM
复位向量位于 0000H，中断向量位于 0004H
8 级硬件堆栈结构

● 特殊功能

内嵌上电复位电路
低电压检测及低电压复位
硬件看门狗
支持在线串行编程(ICSP)
低功耗休眠模式
双时钟系统
内部软件可选时钟频率 32KHZ~8MHZ

● 定时器/计数器

定时器 0: 带有 8 位预分频器的 8 位定时器/计数器
定时器 1: 带门控和预分频器的 16 位定时器/计数器
定时器 2: 带有 8 位周期寄存器、预分频器和后分频器 8 位定时器

● 其他外设

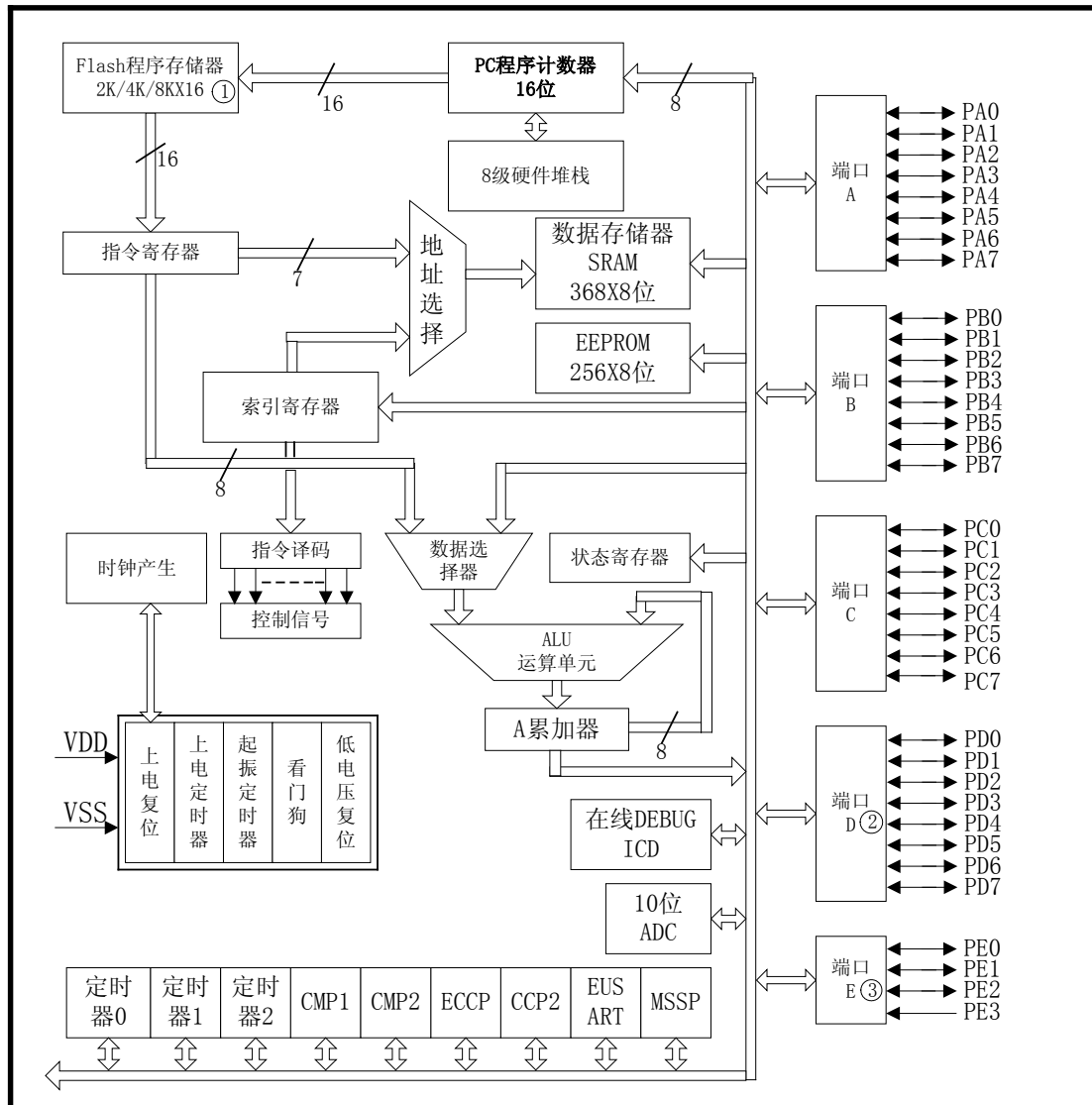
- 一个 ECCP 模块：增强型捕捉/比较/脉宽调制模块
- 一个 CCP 模块：捕捉/比较/脉宽调制模块
- 二个模拟比较器
- 一个参考电压模块
- 一个 10 位 8 通道 ADC 模块
- 一个 EUSART 模块：增强型同步/异步通讯模块
- 一个 MSSP 模块：主控同步串行通讯模块，有 SPI 和 I2C 两种模式

● 工作条件

- 工作电压：2.2V~5.5V
- 工作温度范围：-40~85℃

3 芯片结构和引脚

3.1 芯片结构框图



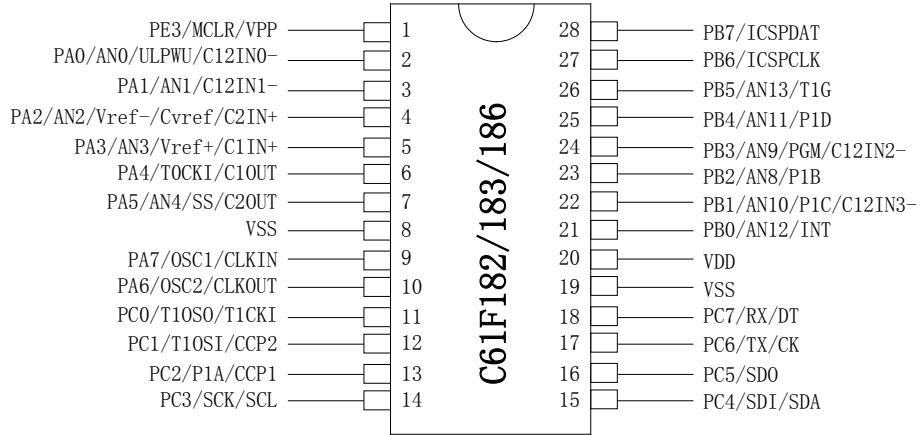
注：①C61F182为2K，C61F183/184为4K，C61F186/187为8K

②端口D仅C61F184/187支持

③端口E中的PE0/PE1/PE2 仅C61F184/187支持

3.2 C61F182/183/186 引脚图

C61F182/183/186:28-PIN PDIP SOIC SSOP



图：28-PIN PDIP SOIC SSOP

C61F182/183/186 引脚说明

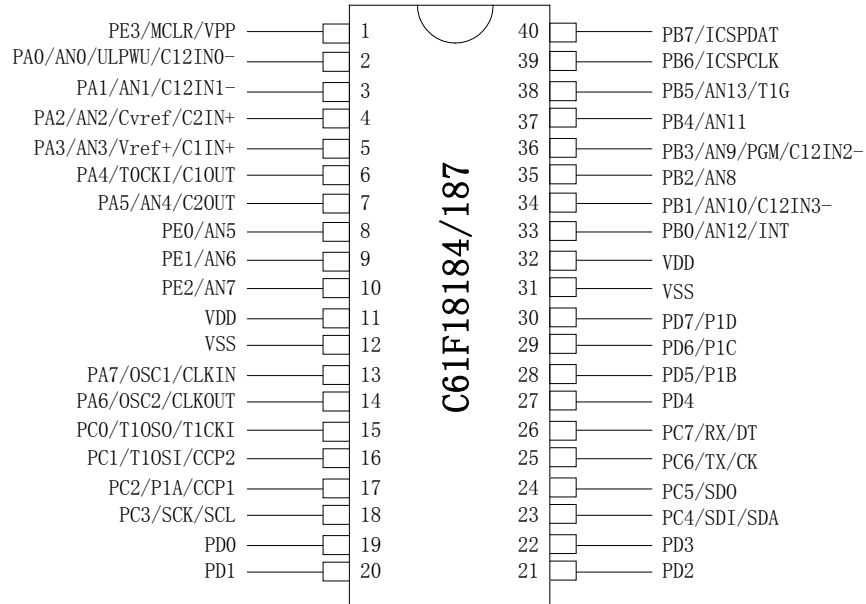
引脚名	功能	输入类型	输出类型	引脚说明
PA0/AN0/ULPWU/C12IN0-	PA0	TTL	CMOS	通用双向 I/O
	AN0	AN	-	A/D 输入通道 0
	ULPWU	AN	-	超低功耗唤醒输入
	C12IN0-	AN	-	模拟比较器 1 或 2 负端输入 0
PA1/AN1/C12IN1-	PA1	TTL	CMOS	通用双向 I/O
	AN1	AN	-	A/D 输入通道 1
	C12IN1-	AN	-	模拟比较器 1 或 2 负端输入 1
PA2/AN2/Vref-/Cvref/C2IN+	PA2	TTL	CMOS	通用双向 I/O
	AN2	AN	-	A/D 输入通道 2
	Vref-	AN	-	A/D 负端参考电压输入
	Cvref	-	AN	模拟比较器参考电压输出
	C2IN+	AN	-	模拟比较器 2 正端输入
PA3/AN3/Vref+/C1IN+	PA3	TTL	CMOS	通用双向 I/O
	AN3	AN	-	A/D 输入通道 3
	Vref+	AN	-	A/D 正端参考电压输入
	C1IN+	AN	-	模拟比较器 1 正端输入
PA4/TOCKI/C1OUT	PA4	TTL	CMOS	通用双向 I/O
	TOCKI	ST	-	T0 外部输入时钟
	C1OUT	-	CMOS	模拟比较器 1 输出
PA5/AN4/SS/C2OUT	PA5	TTL	CMOS	通用双向 I/O
	AN4	AN	-	A/D 输入通道 4
	SS	ST	-	从模式选择输入端
	C2OUT	-	CMOS	模拟比较器 2 输出
PA6/OSC2/CLKOUT	PA0	TTL	CMOS	通用双向 I/O
	OSC2	-	XTAL	晶体振荡器
	CLKOUT	-	CMOS	系统时钟输出
PA7/OSC1/CLKIN	PA7	TTL	CMOS	通用双向 I/O
	OSC1	XTAL	-	晶体振荡器
	CLKIN	ST	-	外部时钟输入/RC 振荡器输入
PB0/AN12/INT	PB0	TTL	CMOS	带可编程上拉和电平变化中断的双向 I/O
	AN12	AN	-	A/D 输入通道 12
	INT	ST	-	外部中断
PB1/AN10/P1C/C12IN3-	PB1	TTL	CMOS	带可编程上拉和电平变化中断的双向 I/O
	AN10	AN	-	A/D 输入通道 10
	P1C	-	CMOS	PWM 输出
	C12IN3-	AN	-	模拟比较器 1 或 2 负端输入 3
PB2/AN8/P1B	PB2	TTL	CMOS	带可编程上拉和电平变化中断的双向 I/O
	AN8	AN	-	A/D 输入通道 8
	P1B	-	CMOS	PWM 输出
PB3/AN9/PGM/C12IN2-	PB3	TTL	CMOS	带可编程上拉和电平变化中断的双向 I/O
	AN9	AN	-	A/D 输入通道 9
	PGM	ST	-	低压 ICSP 模式编程使能
	C12IN2-	AN	-	模拟比较器 1 或 2 负端输入 2
PB4/AN11/P1D	PB4	TTL	CMOS	带可编程上拉和电平变化中断的双向 I/O
	AN11	AN	-	A/D 通道 11
	P1D	-	CMOS	PWM 输出
PB5/AN13/T1G	PB5	TTL	CMOS	带可编程上拉和电平变化中断的双向 I/O
	AN13	AN	-	A/D 输入通道 13
	T1G	ST	-	T1 门控输入
PB6/ICSPCLK	PB6	TTL	CMOS	带可编程上拉和电平变化中断的双向 I/O
	ICSPDAT	ST	-	串行编程时钟

引脚名	功能	输入类型	输出类型	引脚说明
PB7/ICSPDAT	PB7	TTL	CMOS	带可编程上拉和电平变化中断的双向 I/O
	ICSPDAT	ST	-	串行编程数据
PC0/T10S0/T1CKI	PC0	TTL	CMOS	通用双向 I/O
	T10S0	-	XTAL	T1 晶振输出
	T1CKI	ST	-	T1 外部输入时钟
PC1/T10SI/CCP2	PC1	TTL	CMOS	通用双向 I/O
	T10SI	-	XTAL	T1 晶振输入
	CCP2	ST	CMOS	捕捉/比较/PWM2
PC2/P1A/CCP1	PC2	TTL	CMOS	通用双向 I/O
	P1A	ST	CMOS	PWM 输出
	CCP1	-	CMOS	捕捉/比较/PWM1
PC3/SCK/SCL	PC3	TTL	CMOS	通用双向 I/O
	SCK	ST	CMOS	SPI 时钟
	SCL	ST	OD	I2C 时钟
PC4/SDI/SDA	PC4	TTL	CMOS	通用双向 I/O
	SDI	ST	-	SPI 数据输入
	SDA	ST	OD	I2C 数据输入输出
PC5/SDO	PC5	TTL	CMOS	通用双向 I/O
	SDO	-	CMOS	SPI 数据输出
PC6/TX/CK	PC6	TTL	CMOS	通用双向 I/O
	TX	-	CMOS	EUSART 异步发送
	CK	ST	CMOS	EUSART 同步时钟
PC7/RX/DT	PC7	TTL	CMOS	通用双向 I/O
	RX	ST	-	EUSART 异步接收
	DT	ST	CMOS	EUSART 同步数据
PE3/MCLR/VPP	PE3	TTL	-	通用输入端口
	MCLR	ST	-	带上拉的外部复位输入
	VPP	HV	-	编程电压输入
VSS	VSS	Power	-	地
VDD	VDD	Power	-	电源

注： AN=模拟输入或输出 CMOS=兼容 CMOS 电平 TTL=兼容 TTL 电平 ST=施密特触发器输入
 XTAL=晶振 OD=开漏 HV=高电压

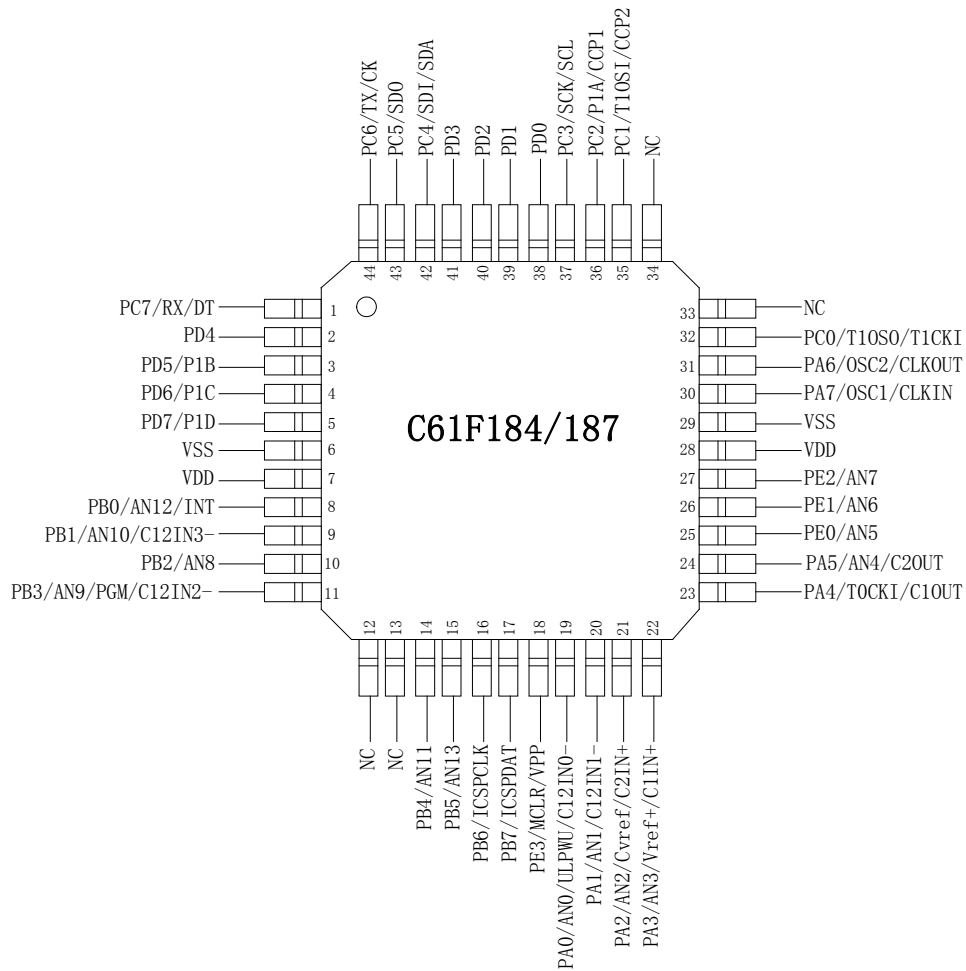
3.3 C61F184/187 引脚图

C61F184/187:40-PIN PDIP



图：40-PIN PDIP

C61F184/187:44-PIN TQFP



图：44-PIN TQFP

C61F184/187 引脚说明

引脚名	功能	输入类型	输出类型	引脚说明
PA0/AN0/ULPWU/C12IN0-	PA0	TTL	CMOS	通用双向 I/O
	AN0	AN	-	A/D 输入通道 0
	ULPWU	AN	-	超低功耗唤醒输入
	C12IN0-	AN	-	模拟比较器 1 或 2 负端输入 0
PA1/AN1/C12IN1-	PA1	TTL	CMOS	通用双向 I/O
	AN1	AN	-	A/D 输入通道 1
	C12IN1-	AN	-	模拟比较器 1 或 2 负端输入 1
PA2/AN2/Vref-/Cvref/C2IN+	PA2	TTL	CMOS	通用双向 I/O
	AN2	AN	-	A/D 输入通道 2
	Vref-	AN	-	A/D 负端参考电压输入
	Cvref	-	AN	模拟比较器参考电压输出
	C2IN+	AN	-	模拟比较器 2 正端输入
PA3/AN3/Vref+/C1IN+	PA3	TTL	CMOS	通用双向 I/O
	AN3	AN	-	A/D 输入通道 3
	Vref+	AN	-	A/D 正端参考电压输入
	C1IN+	AN	-	模拟比较器 1 正端输入
PA4/TOCKI/C1OUT	PA4	TTL	CMOS	通用双向 I/O
	TOCKI	ST	-	T0 外部输入时钟
	C1OUT	-	CMOS	模拟比较器 1 输出
PA5/AN4/SS/C2OUT	PA5	TTL	CMOS	通用双向 I/O
	AN4	AN	-	A/D 输入通道 4
	SS	ST	-	从模式选择输入端
	C2OUT	-	CMOS	模拟比较器 2 输出
PA6/OSC2/CLKOUT	PA0	TTL	CMOS	通用双向 I/O
	OSC2	-	XTAL	晶体振荡器
	CLKOUT	-	CMOS	系统时钟输出
PA7/OSC1/CLKIN	PA7	TTL	CMOS	通用双向 I/O
	OSC1	XTAL	-	晶体振荡器
	CLKIN	ST	-	外部时钟输入/RC 振荡器输入
PB0/AN12/INT	PB0	TTL	CMOS	带可编程上拉和电平变化中断的双向 I/O
	AN12	AN	-	A/D 输入通道 12
	INT	ST	-	外部中断
PB1/AN10/C12IN3-	PB1	TTL	CMOS	带可编程上拉和电平变化中断的双向 I/O
	AN10	AN	-	A/D 输入通道 10
	C12IN3-	AN	-	模拟比较器 1 或 2 负端输入 3
PB2/AN8	PB2	TTL	CMOS	带可编程上拉和电平变化中断的双向 I/O
	AN8	AN	-	A/D 输入通道 8
PB3/AN9/PGM/C12IN2-	PB3	TTL	CMOS	带可编程上拉和电平变化中断的双向 I/O
	AN9	AN	-	A/D 输入通道 9
	PGM	ST	-	低压 ICSP 模式编程使能
	C12IN2-	AN	-	模拟比较器 1 或 2 负端输入 2
PB4/AN11	PB4	TTL	CMOS	带可编程上拉和电平变化中断的双向 I/O
	AN11	AN	-	A/D 通道 11
PB5/AN13/T1G	PB5	TTL	CMOS	带可编程上拉和电平变化中断的双向 I/O
	AN13	AN	-	A/D 输入通道 13
	T1G	ST	-	T1 门控输入
PB6/ICSPCLK	PB6	TTL	CMOS	带可编程上拉和电平变化中断的双向 I/O
	ICSPDAT	ST	-	串行编程时钟

引脚名	功能	输入类型	输出类型	引脚说明
PB7/ICSPDAT	PB7	TTL	CMOS	带可编程上拉和电平变化中断的双向 I/O
	ICSPDAT	ST	-	串行编程数据
PC0/T10S0/T1CKI	PC0	TTL	CMOS	通用双向 I/O
	T10S0	-	XTAL	T1 晶振输出
	T1CKI	ST	-	T1 外部输入时钟
PC1/T10SI/CCP2	PC1	TTL	CMOS	通用双向 I/O
	T10SI	-	XTAL	T1 晶振输入
	CCP2	ST	CMOS	捕捉/比较/PWM2
PC2/P1A/CCP1	PC2	TTL	CMOS	通用双向 I/O
	P1A	ST	CMOS	PWM 输出
	CCP1	-	CMOS	捕捉/比较/PWM1
PC3/SCK/SCL	PC3	TTL	CMOS	通用双向 I/O
	SCK	ST	CMOS	SPI 时钟
	SCL	ST	OD	I2C 时钟
PC4/SDI/SDA	PC4	TTL	CMOS	通用双向 I/O
	SDI	ST	-	SPI 数据输入
	SDA	ST	OD	I2C 数据输入输出
PC5/SD0	PC5	TTL	CMOS	通用双向 I/O
	SD0	-	CMOS	SPI 数据输出
PC6/TX/CK	PC6	TTL	CMOS	通用双向 I/O
	TX	-	CMOS	EUSART 异步发送
	CK	ST	CMOS	EUSART 同步时钟
PC7/RX/DT	PC7	TTL	CMOS	通用双向 I/O
	RX	ST	-	EUSART 异步接收
	DT	ST	CMOS	EUSART 同步数据
PD0	PD0	TTL	CMOS	通用双向 I/O
PD1	PD1	TTL	CMOS	通用双向 I/O
PD2	PD2	TTL	CMOS	通用双向 I/O
PD3	PD3	TTL	CMOS	通用双向 I/O
PD4	PD4	TTL	CMOS	通用双向 I/O
PD5/P1B	PD0	TTL	CMOS	通用双向 I/O
	P1B	-	CMOS	PWM 输出
PD6/P1C	PD6	TTL	CMOS	通用双向 I/O
	P1C	-	CMOS	PWM 输出
PD7/P1D	PD7	TTL	CMOS	通用双向 I/O
	P1D	-	CMOS	PWM 输出
PE0/AN5	PE0	TTL	CMOS	通用双向 I/O
	AN5	AN	-	A/D 输入通道 5
PE1/AN6	PE1	TTL	CMOS	通用双向 I/O
	AN6	AN	-	A/D 输入通道 6
PE2/AN7	PE2	TTL	CMOS	通用双向 I/O
	AN7	AN	-	A/D 输入通道 7
PE3/MCLR/VPP	PE3	TTL	-	通用输入端口
	MCLR	ST	-	带上拉的外部复位输入
	VPP	HV	-	编程电压输入
VSS	VSS	Power	-	地
VDD	VDD	Power	-	电源

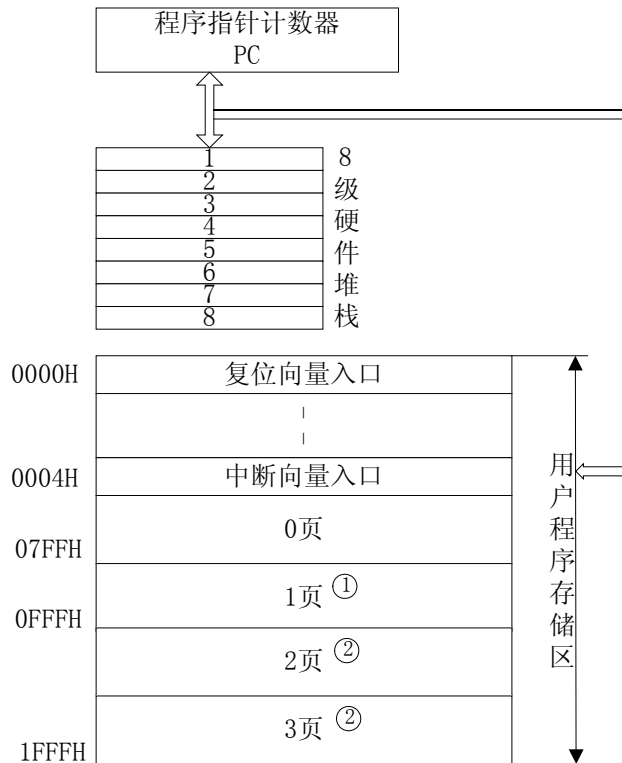
注： AN=模拟输入或输出 CMOS=兼容 CMOS 电平 TTL=兼容 TTL 电平 ST=施密特触发器输入
 XTAL=晶振 OD=开漏 HV=高电压

4 存储器

存储器由程序存储器和数据存储器组成，程序存储器和数据存储器相互独立。不同型号有不同容量的程序存储器，C61F182 的程序容量为 2KX16 位，C61F183/184 的程序容量为 4KX16 位，C61F186/187 的程序容量为 8KX16 位；数据存储器中特殊功能寄存器为 128X8 位，通用数据寄存器为 368X8 位，通用存储器采用单端口、异步低功耗 SRAM 实现。数据 EEPROM 的容量为 256X8 位。

4.1 程序存储器

本芯片的程序计数器 PC 为 16 位字宽，理论上可寻址 64K，在本芯片中实际只实现了 2K(C61F182)、4K(C61F183/184)或 8K(C61F186/187)的程序空间，地址分别为 0000H~07FFH、0000H~0FFFH、0000H~1FFFH。复位向量位于 0000H，中断向量入口地址位于 0004H。



注：①C61F182 不支持

②C61F182/183/184 不支持

4.2 数据存储器

数据存储器按照功能分为 368 字节的通用数据存储器 and 128 字节的特殊功能寄存器，数据存储器分为 4 个存储体组，每个存储体组包括 128 个地址空间，其中 32 个用于特殊功能寄存器，另外 96 个地址用于通用数据寄存器。部分地址空间被映射到相同的物理单元。数据存储器的寻址可采用直接寻址和间接寻址。直接寻址是通过指令码中的操作数直接寻址，间接寻址是通过索引寄存器 FSR 来实现，即 FSR 内保存的数据就是被间接寻址寄存器的地址，

而被间接寻址的寄存器数据通过对寄存器 INDF 的读和写操作来获得。具体地址分配如下表所示：

存储组 0		存储组 1		存储组 2		存储组 3	
地址	寄存器名称	地址	寄存器名称	地址	寄存器名称	地址	寄存器名称
00H	INDF	80H	INDF	100H	INDF	180H	INDF
01H	T0	81H	OPTION_REG	101H	T0	181H	OPTION_REG
02H	PCL	82H	PCL	102H	PCL	182H	PCL
03H	STATUS	83H	STATUS	103H	STATUS	183H	STATUS
04H	FSR	84H	FSR	104H	FSR	184H	FSR
05H	PA	85H	TRISA	105H	WDTCTL	185H	SRCTL
06H	PB	86H	TRISB	106H	PB	186H	TRISB
07H	PC	87H	TRISC	107H	CM1CTL0	187H	BAUDCTL
08H	PD ①	88H	TRISD	108H	CM2CTL0	188H	ANSEL
09H	PE ②	89H	TRISE	109H	CM2CTL1	189H	ANSELH
0AH	PCLATH	8AH	PCLATH	10AH	PCLATH	18AH	PCLATH
0BH	INTCTL	8BH	INTCTL	10BH	INTCTL	18BH	INTCTL
0CH	PIR1	8CH	PIE1	10CH	EEDAT	18CH	EECTL1
0DH	PIR2	8DH	PIE2	10DH	EEADR	18DH	EECTL2
0EH	T1L	8EH	PCTL	10EH	EEDATH	18EH	-
0FH	T1H	8FH	OSCCTL	10FH	EEADRH	18FH	-
10H	T1CTL	90H	OSCTUNE	110H ~ 11FH	通用数据 寄存器区 16B	190H ~ 19FH	通用数据 寄存器区 16B
11H	T2	91H	SSPCTL2				
12H	T2CTL	92H	PR2				
13H	SSPBUF	93H	SSPADD				
14H	SSPCON	94H	SSPSTAT				
15H	CCPR1L	95H	WPUB				
16H	CCPR1H	96H	IOCB				
17H	CCP1CTL	97H	VRCON				
18H	RCSTA	98H	TXSTA				
19H	TXREG	99H	SPBRG				
1AH	RCREG	9AH	SPBRGH				
1BH	CCPR2L	9BH	PWM1CTL				
1CH	CCPR2H	9CH	ECCPAS				
1DH	CCP2CTL	9DH	PSTRCTL				
1EH	ADCDATAH	9EH	ADCATAL				
1FH	ADCCTL0	9FH	ADCCTL1				
20H	通用数据 寄存器区 ~	AOH	通用数据 寄存器区 ~	120H	通用数据 寄存器区 ~	1A0H	通用数据 寄存器区 ~
6FH		80B		EFH		80B	
70H	通用数据 寄存器区 ~	FOH	指向 70H~7FH ~	170H	指向 70H~7FH ~	1F0H	指向 70H~7FH ~
7FH		16B		FFH		17FH	

注：①C61F182/183/186 不支持

②C61F182/183/186 不支持其中的PE[2:0]

5 时钟模块

C61F182/183/184/186/187 有多种时钟源可以选择。根据实际需要可选择的时钟有 EC、LP、XT、HS、RC 和内部时钟源，从而使其应用更为广泛和灵活。

该时钟模块还提供了时钟故障保护和切换的功能，能更好地保障程序的顺利执行。

6 定时器/计数器

6.1 T0 模块

T0 是一个 8 位可读写的定时器/计数器，CPU 可对 T0 寄存器进行读写操作。T0 与 WDT 共用一个 8 位的可编程预分频器。T0 的计数值存放在 T0 寄存器中，休眠模式下将停止计数。T0 的递增可由内部或外部的时钟来触发。

通常情况下，使用内部时钟时称之为定时器模式 (Timer Mode)，使用外部时钟称为计数器模式 (Counter Mode)。选择外部时钟时，计数时钟的边沿可进行选择。

6.2 T1 模块

T1 是一个 16 位的定时器/计数器，由两个 8 位可读写的寄存器 (T1H 和 T1L) 组成。CPU 可对 T1 寄存器进行读写操作。T1 寄存器的计数值从 0000H 递增到 FFFFH，然后再回到 0000H。

6.3 T2 模块

T2 是一个 8 位的定时器，包括一个 4 位可编程预分频器和一个 4 位可编程后分频器。CPU 可对 T2 寄存器进行读写操作。T2 寄存器存放计数值。T2 可以作为 ECCP 模块中的 PWM 功能的时基。

T2 只能使用内部时钟源，时钟源频率为系统时钟 4 分频 (即 $F_{osc}/4$)。ECCP 模块设为 PWM 模块时，T2 作为 PWM 的时基定时器。

7 ECCP (增强型捕捉/比较/脉宽调制) 模块

芯片有一个 ECCP 模块。它由两个 8 位寄存器 (CCPR1H 和 CCPR1L) 和一个控制寄存器 CCP1CTL 组成。

该模块有三种工作模式：捕捉模式、比较模式和增强型脉宽调制模式。脉宽调制模式为增强型 PWM 输出模式，PWM 的输出在不同的 PWM 模式下通过 PC2~PC5 输出。

8 CCP2(捕捉/比较/脉宽调制)模块

CCP2 模块由两个 8 位寄存器 (CCPR2H 和 CCPR2L) 和控制寄存器 CCP2CTL 组成。有三种工作模式：捕捉、比较或脉宽调制 (PWM)。PWM 结果通过 PC1 输出。

9 模拟比较器模块

芯片有两个模拟比较器模块，端口 PA0、PA1、PB1 和 PB3 可以作为比较器 1 的负输入端，端口 PA3、PA2 和内部参考电压可以作为比较器 1 的正输入端。端口 PA0、PA1、PB1 和 PB3 可以作为比较器 2 的负输入端，PA2 和内部参考电压可以作为比较器 2 的正输入端。CM1CTL0 和 CM2CTL0 分别作为比较器 1 和比较器 2 的控制寄存器，决定比较器 1 和比较器 2 的工作模式和通道选择。比较器的输出可分别通过 PA4 和 PA5 输出。

10 模/数转换器ADC模块

芯片带有一个 10 位 ADC 转换模块，此模块能将一个模拟信号转换成相对应的 10 位数据。C61F182/183/186 有 11 个模拟通道输入端口，而 C61F184/187 有 14 个模拟通道输入端口。ADC 模块的参考电压可以通过软件来选择。ADCTL0 和 ADCTL1 寄存器作为 ADC 模块的控制寄存器，决定 ADC 模块的工作方式和通道选择。ADC 模块在休眠模式下也能工作，但是 A/D 转换时钟必须选择内部 RC 时钟模式。

11 数据EEPROM模块

芯片有一个 256X8 位的数据 EEPROM 模块，地址为 00H~FFH，可在正常程序执行期间进行读写。对 EEPROM 的读写是通过 4 个特殊功能寄存器 EECTL1、EEDAT、EEADR 和 EECTL2 来实现的。

12 增强型同步异步通讯 (EUSART) 模块

芯片有 1 个增强型的同步/异步通讯 (EUSART) 模块。其工作方式和波特率由寄存器 BAUDCTL、RCREG、RCSTA、SPBRG、SPBRGH、TXREG 和 TXSTA 确定。有单字节异步发送、多字节异步发送、异步接收、同步主控发送、同步主控接收、同步从动发送和同步从动接收几种工作模式。在同步从动模式时，EUSART 在休眠期间可以正常工作，并能从休眠模式唤醒。

13 主控同步串行通讯(MSSP)模块

MSSP 模块有两种工作模式: 串行外设接口 (SPI) 模式和 I2C 模式。其工作模式由 SSPSTAT 状态寄存器和控制寄存器 SSPCTL1 和 SSPCTL2 决定。

串行外设接口 (SPI) 的工作模式有主控接收、主控发送、从动接收和从动发送共 4 种。在主控模式下, 如果进入休眠模式, 所有模块的时钟都将停止, 并且在器件被唤醒前, 发送/接收将保持此停滞状态。唤醒后恢复发送和接收数据。而在从动模式下, SPI 发送/接收移位寄存器与器件异步工作。当器件处于休眠模式时, 数据仍可补移入 SPI 发送/接收移位寄存器。当 8 位数据接收完后, 中断标志置 1, 如果允许中断的话, 将唤醒器件。

I2C 的工作模式有 I2C 主控模式、I2C 从动模式 (7 位地址)、I2C 从动模式 (10 位模式) 和 I2C 软硬件控制的主控操作/从器件空闲几种。

14 指令系统

C61F187 提供了 49 条精简指令。每条指令都是 16 位字，由操作码和一个或多个操作数组成，有 2 个操作数的指令第一个操作数为目的操作数，第二个操作数为源操作数。

除了部分条件跳转与控制流程的指令为双周期指令，其他指令为单周期指令。这些双周期指令包括 JMP、CALL、RET、RETIE、RETIA 以及满足跳转条件的转移指令 JBS、JBC、JDEC 和 JINC 指令。单片机运行在 4MHZ 振荡时钟时，一个机器周期的时间为 1 μ s。

下表为 C61F187 的指令集。

指令	指令代码	状态位	说明
NOP	0000 0000 0000 0000		空操作
RET	0000 0000 0000 1000		从子程序返回
RETIA	0011 01xx kkkk kkkk		返回时立即数送累加器 A
RETIE	0000 0000 0000 1001		中断返回
WDTC	0000 0001 0110 0100		看门狗清 0
IDLE	0000 0000 0110 0011		进入休眠模式
MOV A, R	0100 1000 0rrr rrrr		将 R 送给 A
MOV R, R	0100 1000 1rrr rrrr		将 R 送给 R
MOV R, A	0100 0000 1rrr rrrr		将 A 送给 R
CLPA	0100 0001 0rrr rrrr	Z	清累加器 A
CLR R	0100 0001 1rrr rrrr	Z	清寄存器 R
ADD A, R	1100 0111 0rrr rrrr	C, DC, Z	A 和 R 相加，结果存入 A
ADD R, A	1100 0111 1rrr rrrr	C, DC, Z	A 和 R 相加，结果存入 R
AND A, R	1100 0101 0rrr rrrr	Z	A 和 R 逻辑与，结果存入 A
AND R, A	1100 0101 1rrr rrrr	Z	A 和 R 逻辑与，结果存入 R
OR A, R	1100 0100 0rrr rrrr	Z	A 和 R 逻辑或，结果存入 A
OR R, A	1100 0100 1rrr rrrr	Z	A 和 R 逻辑或，结果存入 R
XOR A, R	1100 0110 0rrr rrrr	Z	A 和 R 异或，结果存入 A
XOR R, A	1100 0110 1rrr rrrr	Z	A 和 R 异或，结果存入 R
SUB A, R	1100 0010 0rrr rrrr	C, DC, Z	R 减去 A，结果存入 A
SUB R, A	1100 0010 1rrr rrrr	C, DC, Z	R 减去 A，结果存入 R
COMA R	1100 1001 0rrr rrrr	Z	R 取补，结果存入 A
COM R	1100 1001 1rrr rrrr	Z	R 取补，结果存入 R
RLCA R	1100 1101 0rrr rrrr	C	R 带进位左移，结果存入 A
RLC R	1100 1101 1rrr rrrr	C	R 带进位左移，结果存入 R
RRCA R	1100 1100 0rrr rrrr	C	R 带进位右移，结果存入 A
RRC R	1100 1100 1rrr rrrr	C	R 带进位右移，结果存入 R
SWAPA R	1100 1110 0rrr rrrr		R 半字节交换，结果存入 A
SWAP R	1100 1110 1rrr rrrr		R 半字节交换，结果存入 R
DECA R	1100 0011 0rrr rrrr	Z	R 减 1，结果存入 A
DEC R	1100 0011 1rrr rrrr	Z	R 减 1，结果存入 R
INCA R	1100 1010 0rrr rrrr	Z	R 加 1，结果存入 A
INC R	1100 1010 1rrr rrrr	Z	R 加 1，结果存入 R
BC R, b	1101 00bb brrr rrrr		R 对应位清 0
BS R, b	1101 01bb brrr rrrr		R 对应位置 1

MOV	A, k	0111 00xx kkkk kkkk		立即数送给累加器 A
ADD	A, k	1111 111x kkkk kkkk	C, DC, Z	立即数和 A 相加
AND	A, k	1111 1001 kkkk kkkk	Z	立即数和 A 逻辑与
OR	A, k	1111 1000 kkkk kkkk	Z	立即数和 A 逻辑或
XOR	A, k	1111 1010 kkkk kkkk	Z	立即数和 A 逻辑异或
SUB	A, k	1111 110x kkkk kkkk	C, DC, Z	立即数和 A 相减
CALL	k	1010 0kkk kkkk kkkk		调用子程序
JMP	k	1010 1kkk kkkk kkkk		跳转
JINC	R, A	1000 1111 0rrr rrrr	Z	R 加 1 存入 A, 为 0 跳转
JINC	R	1000 1111 1rrr rrrr	Z	R 加 1 存入 R, 为 0 跳转
JDEC	R, A	1000 1011 0rrr rrrr	Z	R 减 1 存入 A, 为 0 跳转
JDEC	R	1000 1011 1rrr rrrr	Z	R 减 1 存入 R, 为 0 跳转
JBC	R, b	1001 10bb brrr rrrr		如果 R 的对应位为 0 跳转
JBS	R, b	1001 11bb brrr rrrr		如果 R 的对应位为 1 跳转

注：x—任意，k—立即数，r—寄存器，b—某位，f—标志位，A—累加器 A，R 寄存器 R

15 CPU特性

15.1 低功耗休眠IDLE状态

通过执行一条指令 IDLE，即可使微控制器进入休眠状态。进入休眠状态之后，外部振荡器停止振荡，所有 I/O 端口将保持进入 IDLE 前的状态。

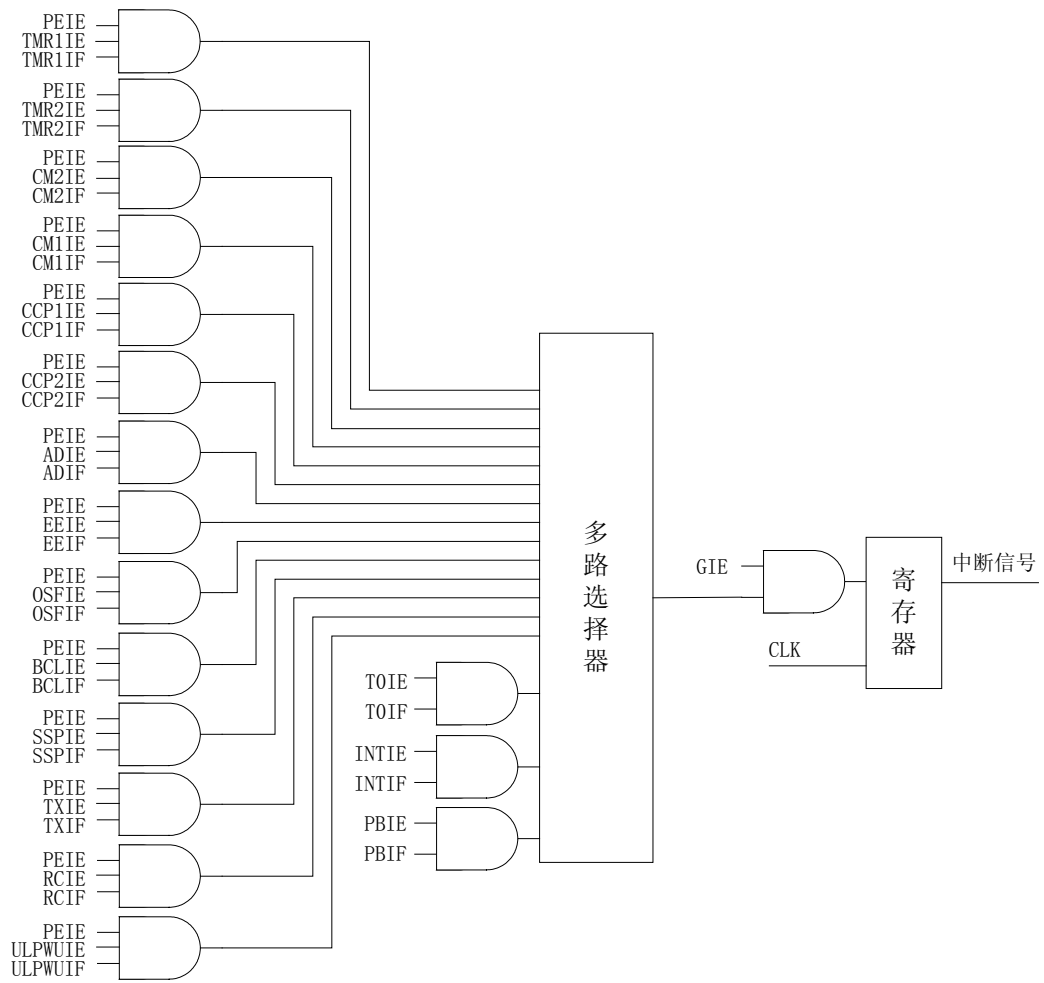
芯片可通过以下事件把微控制器从休眠状态唤醒：

- 在 MCLR 端口上施加一个有效低电平
- 在异步计数器方式下的 T1 溢出中断
- PB0/INT 外部中断
- PB0~PB7 的电平变化中断
- WDT 计数溢出中断
- 比较器比较中断
- ADC 转换中断
- ECCP 捕捉模式中断
- EEPROM 写操作完成
- EUSART 间隔检测
- I2C 从动模式

15.2 中断逻辑

C61F182/183/184/186/187 共有 17 个中断源，其中 3 个内部中断(包括定时器/计数器 0、PB0 外部中断和 PB 口电平变化中断)、14 个外设中断(包括定时器/计数器 1 中断、定时器 2 中断、比较器 1 中断、比较器 2 中断、ADC 转换中断、ECCP 中断、CCP2 中断、数据 EEPROM 中断、时钟故障中断、总线冲突中断、EUSART 接收中断、EUSART 发送中断、主控同步串行通讯中断和超低功耗唤醒中断)。中断入口地址为 0004H。

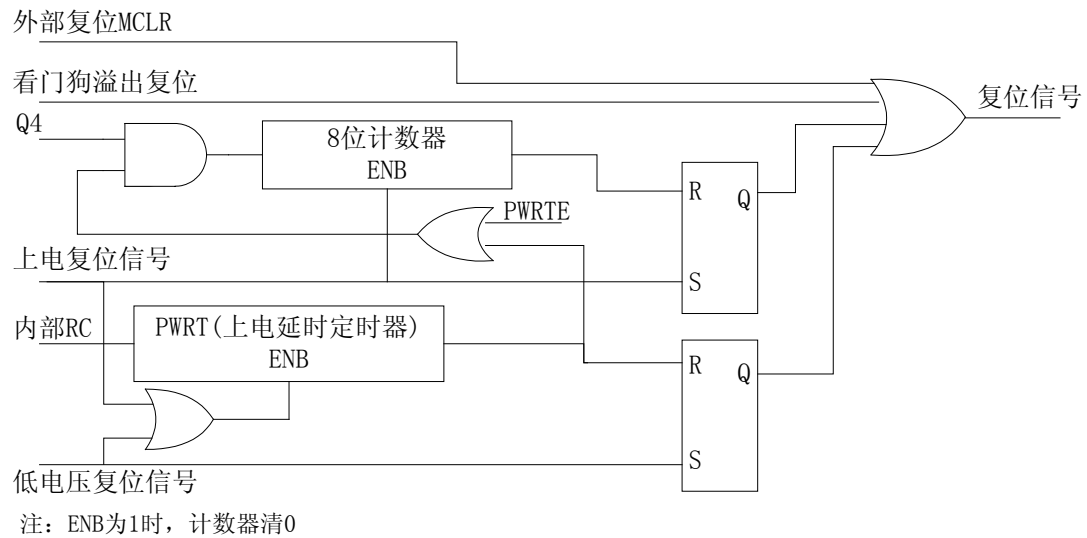
中断现场保护是中断程序中一个很重要的组成部分。由于指令系统中没有 PUSH(压栈)和 POP(出栈)指令，所以只能用其他指令实现数据保护。通常需要保存的数据包括：工作寄存器 A，状态寄存器中 STATUS 和需要保护的用户数据寄存器。



图：中断逻辑

15.3 复位

- 上电复位 POR
- 欠压检测 BOD
- 通过外部引脚 MCLR 加低电平复位
- 在 WDT 使能时看门狗 WDT 超时复位



图：芯片复位原理图

16 DC参数特性

◆ 直流特性

★ 芯片直流特性参数表

芯片工作温度范围: -40℃~85℃						
符号	器件特性	最小值	典型值	最大值	单位	条件
VDD	供电电压	2.1	-	5.5	V	Fosc ≤ 4 MHz, HFINTOSC
		2.75	-	5.5	V	Fosc ≤ 8 MHz, HFINTOSC 和 XT
		4.65	-	5.5	V	Fosc ≤ 20MHz, HS
V _{POR}	确保能够产生内部上电复位信号的VDD起始电压	-	VSS	-	V	
S _{VDD}	确保能够产生内部上电复位信号的VDD上升速率	0.05	-	-	V/ms	

★ 芯片功耗特性参数表

芯片工作温度范围: -40℃~85℃						
参数	符号	最小值	典型值	最大值	单位	工作条件
芯片供电电压	VDD	-0.3	-	6.5	V	全 VDD 范围
芯片静态电流	IDD	596	604	620	uA	上电复位, VDD=3V, 所有的 I/O 输入低电平, MCLR=0, OSC1 低电平, OSC2 不接负载。
休眠模式下 芯片电流	IPD	0.2	0.24	0.3	uA	VDD=2.5V, 进入休眠模式
VDD 管脚的 最大输入电流	IMDD	-	-	95	mA	VDD=5V
VSS 管脚的 最大输出电流	IMSS	-	-	95	mA	VDD=5V
输出电流 (每个端口)	IO	-	-	25	mA	VDD=5V

★ 芯片供电电流特性

直流特性		芯片工作温度范围：-40℃~85℃					
符号	器件特性	最小值	典型值	最大值	单位	条件	
						VDD	注
I _{DD}	供电电流	39	42	48	uA	2.5V	LFINTOSC 模式 F _{osc} =31KHz
		70	73	79	uA	3V	
		291	295	302	uA	5V	
		326	330	335	uA	2.5V	HFINTOSC 模式 F _{osc} =2MHz
		424	434	450	uA	3V	
		891	905	930	uA	5V	
		460	466	473	uA	2.5V	HFINTOSC 模式 F _{osc} =4MHz
		596	604	620	uA	3V	
		1250	1267	1302	uA	5V	
		971	977	992	uA	3V	HFINTOSC 模式 F _{osc} =8MHz
		1973	1984	2019	uA	5V	
		53	56	64	uA	2.5V	LP 模式 F _{osc} =32KHz
		83	88	103	uA	3V	
		312	318	346	uA	5V	
		260	266	284	uA	2.5V	XT 模式 F _{osc} =1MHz
		327	335	347	uA	3V	
		693	702	726	uA	5V	
		498	503	520	uA	2.5V	XT 模式 F _{osc} =4MHz
		614	622	648	uA	3V	
		1254	1278	1312	uA	5V	
		138	140	149	uA	2.5V	EC 模式 F _{osc} =1MHz
		204	208	223	uA	3V	
		602	609	637	uA	5V	
		214	221	241	uA	2.5V	EC 模式 F _{osc} =4MHz
		479	488	508	uA	3V	
		1168	1177	1214	uA	5V	
		435	441	460	uA	2.5V	EXTRC 模式 F _{osc} =4MHz
		488	524	581	uA	3V	
		1156	1170	1209	uA	5V	
		7.29	7.33	7.45	mA	5V	HS 模式 F _{osc} =20MHz

★ 芯片休眠电流特性

直流特性		芯片工作温度范围：-40℃~85℃					条件	
符号	器件特性	最小值	典型值	最大值	单位	VDD	注	
						I _{PD}	基本掉电电流	0.2
		0.4	0.41	0.5	uA	3V		
		1.2	1.59	3.3	uA	5V		
		1.7	2.03	3.7	uA	2.5V	WDT 电流	
		2.1	2.44	4.2	uA	3V		
		4.7	4.79	4.9	uA	5V		
		38.6	39.4	40.3	uA	3V	BOR 电流	
		74.1	75.5	77.1	uA	5V		
		13	13.4	15.1	uA	2.5V	比较器电流, 同时使能两个比较器	
		16.8	17.4	19.6	uA	3V		
		32.5	33.2	35.4	uA	5V		
		25.1	25.7	27.1	uA	2.5V	CV _{REF} 电流 (高范围)	
		30.3	30.9	32.3	uA	3V		
		51.1	52.0	53.6	uA	5V		
		33.4	44.0	35.1	uA	2.5V	CV _{REF} 电流 (低范围)	
		40.2	41.1	43	uA	3V		
		67.4	68.8	70.2	uA	5V		
		12.3	13.0	15.1	uA	2.5V	T1OSC 电流, 32.768KHz	
		13.2	14.1	16.2	uA	3V		
		18.7	19.4	20.3	uA	5V		
		0.4	0.4	0.4	uA	3V	A/D 电流, 不在进行转换	
		1.2	1.61	3.6	uA	5V		
		168	174	179	uA	3V	VP6 参考电流	
		217	227	237	uA	5V		

★ I/O 端口直流特性

芯片工作温度范围: -40°C~85°C						
符号	特性	最小值	典型值	最大值	单位	条件
V _{IL}	输入低电压					
	带 TTL 缓冲器	VSS	-	1.5	V	4.5V ≤ VDD ≤ 5.5V
	带施密特触发缓冲器	VSS	-	1.6	V	
	MCLR、OSC1(RC 模式)	VSS	-	1.4	V	
	OSC1(XT 和 LP 模式)	VSS	-	0.3	V	
OSC1(HS 模式)	VSS	-	0.3VDD	V		
V _{IH}	输入高电压					
	带 TTL 缓冲器	1.5	-	VDD	V	4.5V ≤ VDD ≤ 5.5V
	带施密特触发缓冲器	3.4	-	VDD	V	
	MCLR	1.2	-	VDD	V	
	OSC1(RC 模式)	1.6	-	VDD	V	
	OSC1(XT 和 LP 模式)	0.7VDD	-	VDD	V	
OSC1(HS 模式)	0.9VDD	-	VDD	V		
I _{PUR}	PB 端口弱上拉电流	321	328	337	uA	VDD=5.0V, VPIN=VSS
I _{IL}	输入泄漏电流					V _{SS} ≤ V _{PIN} ≤ V _{DD} 引脚处于高阻态
	I/O 端口	-	±0.1	±1	uA	
	MCLR	-	±0.1	±5	uA	V _{SS} ≤ V _{PIN} ≤ V _{DD} V _{SS} ≤ V _{PIN} ≤ V _{DD} XT、HS 和 LP 模式
	OSC1	-	±0.1	±5	uA	
I _{OL}	输出低电压					
	I/O 端口	-	-	0.6	V	I _{OL} =8.5mA, V _{DD} =4.5V
I _{OH}	输出高电压					
	I/O 端口	V _{DD} -0.7	-	-	V	I _{OH} =-3.0mA, V _{DD} =4.5V
I _{ULP}	超低功耗唤醒电流	159	183	201	nA	VDD=5V

AC参数特性

16.1 时钟要求

参数	符号	最小值	典型值	最大值	单位	测试条件
外部时钟频率	F _{OSC}	DC	-	20	MHZ	晶体振荡模式
内部时钟振荡频率		32K	-	8M	HZ	晶体振荡模式
外部时钟周期	T _{OSC}	50	-	DC	ns	晶体振荡模式
内部时钟振荡周期		125n	-	31.25u	s	晶体振荡模式
机器周期	T _{INST}	600n	-	13u	s	T _{INST} =4/F _{INST}
外部时钟高电平和低电平时间	T _{LSL} , T _{OSH}	15	-	-	ns	晶体振荡模式
外部时钟上升和下降时间	T _{OSR} , T _{OSF}	-	-	15	ns	晶体振荡模式

16.2 振荡器参数

参数	符号	最小值	典型值	最大值	单位	测试条件
运行时的内部振荡器切换	T _{WARM}	-	-	2	T _{OSC}	设计值
内部校准的 HFINTOSC 频率	HF _{OSC}	7.86	7.92	8.22	MHz	VDD=2.5V
		7.88	7.94	8.23		VDD=3V
		7.92	7.99	8.27		VDD=5V
内部校准的 LFINTOSC 频率	LF _{OSC}	24.1	25.15	26.2	KHz	VDD=5V
HFINTOSC 振荡器从休眠模式唤醒的起振时间	T _{IOSCST}	5.5	5.8	6.2	ms	VDD=5V

16.3 复位、看门狗定时器、振荡器起振定时器、上电延时定时器和欠压复位参数

参数	符号	最小值	典型值	最大值	单位	测试条件
MCLR 脉冲宽度 (低电平)	T _{McL}	2	-	-	us	VDD=5V
看门狗定时器超时周期 (无预分频器)	T _{WDT}	19.4	20.3	21.2	ms	VDD=5V
振荡器起振定时周期	T _{Ost}		1024		T _{OSC}	设计值
上电延时定时周期	T _{PWRT}	77	80.5	84	ms	
欠压复位电压	V _{BOR}	4.51	4.54	4.56	V	BOR4V 位=1
		2.34	2.35	2.36		BOR4V 位=0

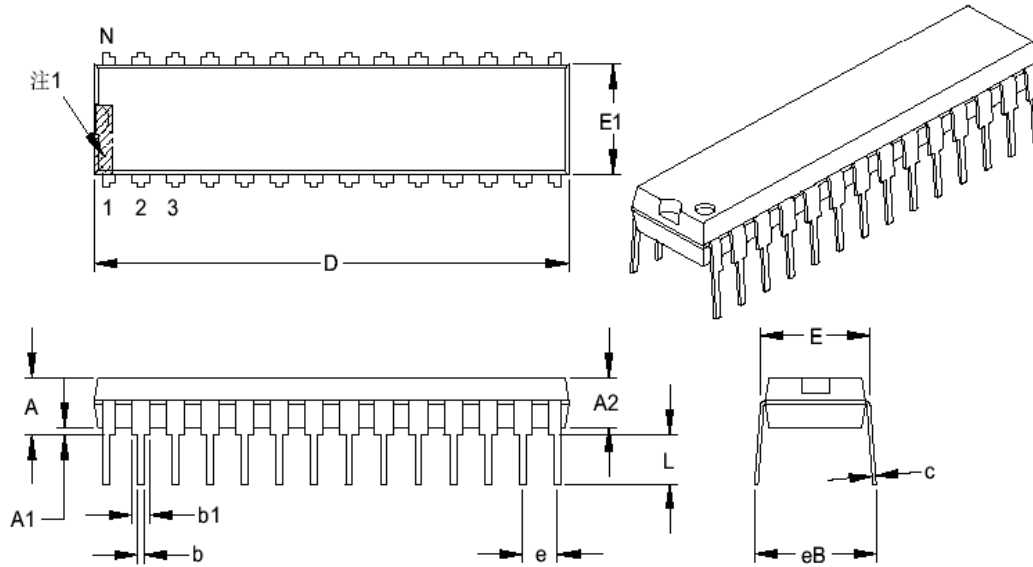
16.4 ADC交流特性

参数名称	最小值	典型值	最大值	单位
分辨率	-	-	10	bit
差分线性度(DNL)	-	-	±1	LSB
积分线性度(INL)	-	-	±1	LSB
失调误差(Offset Error)	-	-	±1	LSB
参考电压范围(VREF)	2.2	-	5.5	V
模拟电压输入范围(Vin)	V _{ss}	-	VREF	V
输入电容	-	10	-	pF
模拟输入推荐输入电阻	-	-	10K	Ω
转换时钟周期(Tad)	1.5	-	-	us

ADC 时钟源				工作频率			
选择	ADCS2	ADCS1	ADCS0	20MHZ	5MHZ	4MHZ	1.25MHZ
Fosc/2	0	0	0	100ns	400ns	500ns	1.6us
Fosc/8	0	0	1	400ns	1.6us	2.0us	6.4us
Fosc/32	0	1	0	1.6us	6.4us	8.0us	25.6us
专用内部 振荡器	X	1	1	2us-6us			
Fosc/4	1	0	0	200ns	800ns	1.0us	3.2us
Fosc/16	1	0	1	800ns	3.2us	4.0us	12.8us
Fosc/64	1	1	0	3.2us	12.8us	16.0us	51.2us

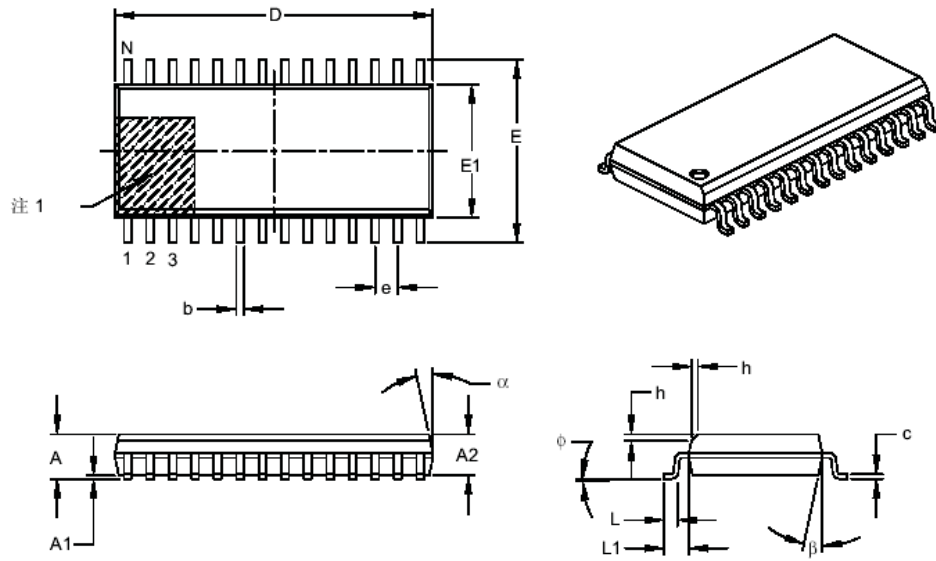
芯片封装

28 脚 DIP 封装



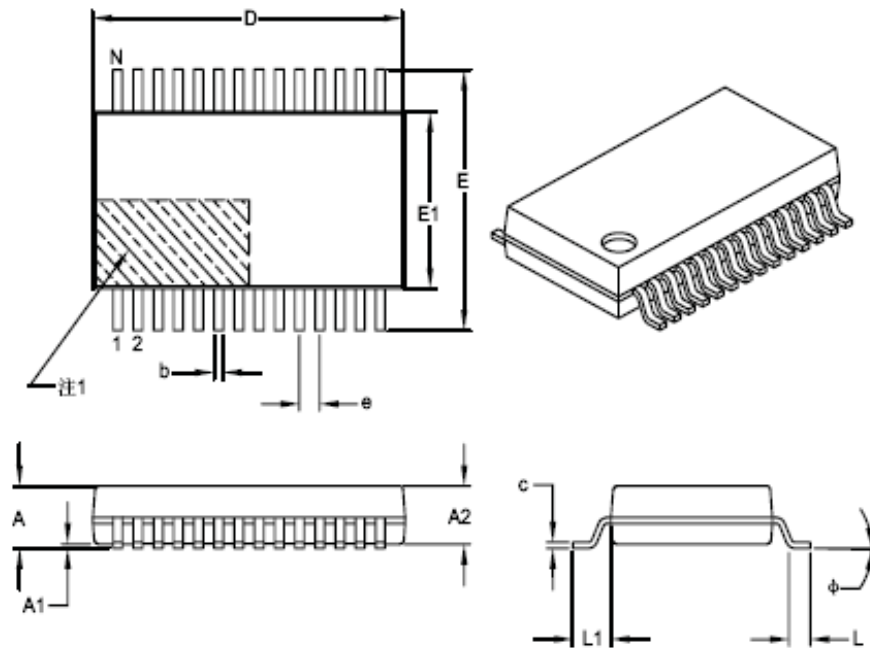
尺寸范围	单位	英寸		
		最小值	正常值	最大值
引脚数	N	28		
引脚间距	e	.100 BSC		
顶端到底座平面距离	A	-	-	.200
塑模封装厚度	A2	.120	.135	.150
基面到底座平面距离	A1	.015	-	-
肩宽	E	.290	.310	.335
塑模封装宽度	E1	.240	.285	.295
总长度	D	1.345	1.365	1.400
足尖到底座平面距离	L	.110	.130	.150
引脚厚度	c	.008	.010	.015
引脚上部宽度	b1	.040	.050	.070
引脚下部宽度	b	.014	.018	.022
总行间距 §	eB	-	-	.430

注：

28 脚 SOIC 封装


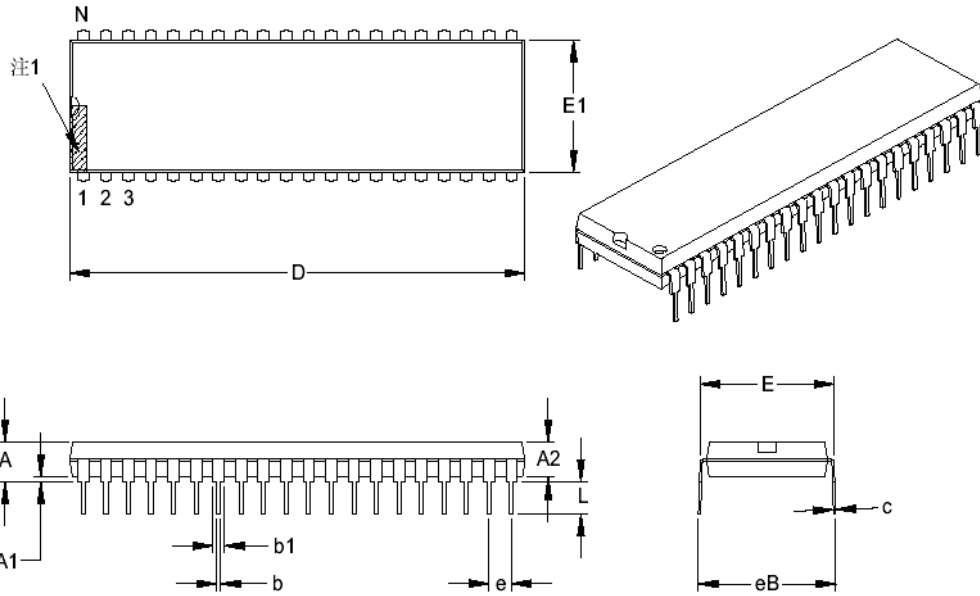
尺寸范围	单位	毫米		
		最小	正常	最大
引脚数	N	28		
引脚间距	e	1.27 BSC		
总高度	A	-	-	2.65
塑模封装厚度	A2	2.05	-	-
悬空间隙 §	A1	0.10	-	0.30
总宽度	E	10.30 BSC		
塑模封装宽度	E1	7.50 BSC		
总长度	D	17.90 BSC		
斜面投影距离 (可选)	h	0.25	-	0.75
底脚长度	L	0.40	-	1.27
底脚占位长度	L 1	1.40 REF		
底脚倾斜角度	φ	0°	-	8°
引脚厚度	c	0.18	-	0.33
引脚宽度	b	0.31	-	0.51
塑模顶部锥度	α	5°	-	15°
塑模底部锥度	β	5°	-	15°

28 脚 SSOP 封装



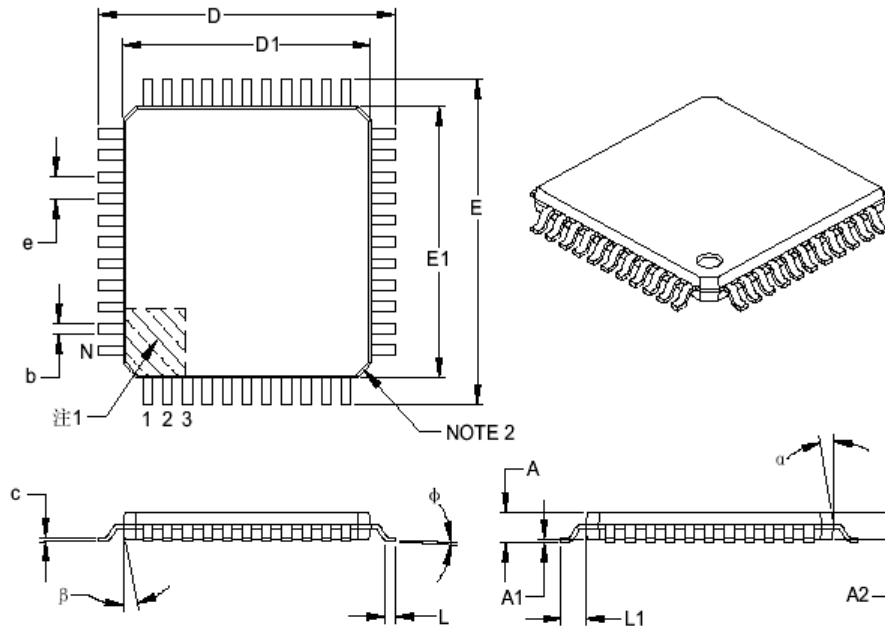
尺寸范围	单位	毫米		
		最小值	正常值	最大值
引脚数	N	28		
引脚间距	e	0.65 BSC		
总高度	A	-	-	2.00
塑模封装厚度	A2	1.65	1.75	1.85
悬空间隙	A1	0.05	-	-
总宽度	E	7.40	7.80	8.20
塑模封装宽度	E1	5.00	5.30	5.60
总长度	D	9.90	10.20	10.50
底足长度	L	0.55	0.75	0.95
占位长度	L1	1.25 REF		
引脚厚度	c	0.09	-	0.25
底足倾角	ϕ	0°	4°	8°
引脚宽度	b	0.22	-	0.38

40 脚 DIP 封装



尺寸范围	单位	英寸		
		最小值	正常值	最大值
引脚数	N	40		
引脚间距	e	.100 BSC		
顶部至底座平面距离	A	-	-	.250
塑模封装厚度	A2	.125	-	.195
底座至底座平面距离	A1	.015	-	-
肩宽	E	.590	-	.625
塑模封装宽度	E1	.485	-	.580
总长度	D	1.980	-	2.095
足尖至底座平面距离	L	.115	-	.200
引脚厚度	c	.008	-	.015
引脚上部宽度	b1	.030	-	.070
引脚下部宽度	b	.014	-	.023
总行间距 §	eB	-	-	.700

注:

44脚 TQFP 封装


	单位	毫米		
		尺寸范围		
		最小值	正常值	最大值
引脚数	N	44		
引脚间距	e	0.80 BSC		
总高度	A	-	-	1.20
塑模封装厚度	A2	0.95	1.00	1.05
悬空间隙	A1	0.05	-	0.15
底足长度	L	0.45	0.60	0.75
占位长度	L1	1.00 REF		
底足倾角	ϕ	0°	3.5°	7°
总宽度	E	12.00 BSC		
总长度	D	12.00 BSC		
塑模封装宽度	E1	10.00 BSC		
塑模封装长度	D1	10.00 BSC		
引脚厚度	c	0.09	-	0.20
引脚宽度	b	0.30	0.37	0.45
塑模顶部锥度	α	11°	12°	13°
塑模底部锥度	β	11°	12°	13°

版本信息

1、版本 1.0

增加 SSOP28 封装信息